

### 半導體產業數位 IC 設計工程師職能基準

版本	職能基準代碼	職能基準名稱	狀態	更新說明	發展更新日期
V3	SET2152-002v3	半導體產業數位 IC 設計工程師	最新版本	因應產業需求，檢視更新職能內涵。	2021/01/18
V2	SET2152-002v2	半導體產業數位 IC 設計工程師	歷史版本	已被《SET2152-002v3》取代	2017/12/31
V1	SET2152-002v2	半導體產業數位 IC 設計工程師	歷史版本	已被《SET2152-002v2》取代	2015/12/31

職能基準代碼		SET2152-002v3			
職能基準名稱 (擇一填寫)		職類			
		職業	半導體產業數位 IC 設計工程師		
所屬 類別	職類別	科學、技術、工程、數學 / 工程及技術		職類別代碼	SET
	職業別	電子工程師		職業別代碼	2152
	行業別	製造業 / 電子零組件製造業 (俗稱「半導體產業」)		行業別代碼	C2611
工作描述		<ol style="list-style-type: none"> <li>1. 依據 IC 產品應用設定 IC 基本規格。</li> <li>2. 依照標準規範制定 IC 系統與介面規格。</li> <li>3. 以硬體描述語言明確描述 IC 的邏輯順序與邏輯閘功能。</li> <li>4. 模擬驗證邏輯閘功能並除錯修正硬體描述語言。</li> <li>5. 執行 FPGA 晶片連接系統實機測試與驗證 RTL 程式碼。</li> <li>6. 操作 EDA 工具設定邏輯閘位置與連線。</li> <li>7. 模擬驗證邏輯閘位置與連線功能正確性。</li> <li>8. 時脈分析特定工作頻率下邏輯合成運作。</li> <li>9. 維護標準元件庫與標準邏輯單元庫。</li> <li>10. 協助建置與管理 IC 設計軟體。</li> <li>11. 依時程進度完成專案計畫。</li> <li>12. 配合設計任務需求落實協同工作。</li> </ol>			

	13. 協助部門規劃執行教育訓練。
基準級別	5

主要職責	工作任務	工作產出	行為指標	職能級別	職能內涵 (K=knowledge 知識)	職能內涵 (S=skills 技能)
T1 數位 IC 設計	<p>T1.1 依市場與客戶需求設定 IC 功能、工作頻率、操作速度、介面規格、消耗功率等基本規格。</p> <p>T1.2 瞭解晶片製程熟悉製程參數與 Design Rule。</p> <p>T1.3 閱讀與參考國際標準協會制定標準規範的規格書。</p> <p>T1.4 符合標準規範制定 IC 系統規格與介面規格。</p> <p>T1.5 制定 IC 功能規格決定功能單元，如控制單元、算術邏輯單元、記憶體單元、浮點運算單元等。</p> <p>T1.6 制定區塊規格，依功能單元運作屬性區分區</p>	<p>O1.1 制定 IC 系統規格與介面規格報告</p> <p>O1.2 RTL 程式碼</p> <p>O1.3 邏輯設計圖</p> <p>O1.4 邏輯閘級電路連線網表(Net List)</p> <p>O1.5 設計模擬驗證分析報告</p>	<p>P1.1 能迅速且正確制定 IC 基本規格與系統設計。</p> <p>P1.2 能迅速完成邏輯設計並排除邏輯設計問題，探究原因。</p> <p>P1.3 能熟練掌握 EDA 工具，進行設計模擬驗證分析。</p> <p>P1.4 能夠以標準化步驟進行 IC 設計流程與協同設計工作。</p> <p>P1.5 能夠依據專案時程，達成計畫需求。</p>	5	<p>K01 電子電路知識</p> <p>K02 數位電子學</p> <p>K03 積體電路知識</p> <p>K04 邏輯設計</p> <p>K05 程式設計</p> <p>K06 資料結構</p> <p>K07 數位系統分析</p> <p>K08 VLSI 設計</p>	<p>S01 數位邏輯分析</p> <p>S02 數位系統設計</p> <p>S03 IC 設計規格制定</p> <p>S04 IC 設計軟體使用與管理</p> <p>S05 邏輯合成技術</p> <p>S06 EDA 工具技術</p>

主要職責	工作任務	工作產出	行為指標	職能級別	職能內涵 (K=knowledge 知識)	職能內涵 (S=skills 技能)
	<p>塊規格。</p> <p>T1.7 使用硬體描述語言 (Verilog 或 VHDL)編程區塊規格的內部功能，撰寫 RTL 程式碼。</p> <p>T1.8 RTL 程式碼模擬區塊規格的內部功能。</p> <p>T1.9 RTL 程式碼寫入 FPGA 晶片連接系統實機測試，驗證 RTL 程式碼。</p> <p>T1.10 使用 EDA 工具 (Encounter RTL Compiler 、 Design Compiler 等)轉換 RTL 程式碼，執行邏輯合成設定邏輯閘位置與邏輯連線。</p> <p>T1.11 模擬驗證邏輯設計圖中邏輯閘位置與邏輯連線功能正確性。</p> <p>T1.12 時脈分析驗證邏輯閘位置與邏輯連線於特定工作頻率下運作正確性。</p> <p>T1.13 產出與維護邏輯閘</p>					

主要職責	工作任務	工作產出	行為指標	職能級別	職能內涵 (K=knowledge 知識)	職能內涵 (S=skills 技能)
	<p>級 電 路 連 線 網 表 (Net List)。</p> <p>T1.14 依實體設計後功能模擬錯誤輸出之 RTL 程式碼修正。</p> <p>T1.15 依實體設計後時脈分析錯誤輸出之邏輯合成修正。</p> <p>T1.16 使用與維護標準元件庫與標準邏輯單元庫。</p> <p>T1.17 協助 IC 設計軟體使用環境建置與管理。</p> <p>T1.18 配合專案計畫時程完成設計進度。</p> <p>T1.19 配合設計需求支援與協調協同設計工作。</p> <p>T1.20 支援部門規劃協助執行單位教育訓練工作。</p>					

**職能內涵 (A=attitude 態度)**

- A01 英文能力
- A02 簡報能力
- A03 溝通協調

### 職能內涵 (A=attitude 態度)

A04 時間管理

A05 協同工作

A06 主動積極負責

A07 歸納綜整能力

A08 設計分析能力

### 說明與補充事項

- 建議擔任此職類/職業之學歷/經歷/或能力條件：
  1. 學歷：大學以上，研究所尤佳
  2. 科系：資工與電子相關系所
- 其他補充說明：
  - 根據彙收資料，此處之職能內涵 A 意指「能力(ability)」。